



Руководство (v3.2)

**По программированию модуля
“mPCIe-1553RT2”**

Интерфейс ГОСТ Р 52070-2003
(MIL-STD-1553B)

17.11.2016

ООО “Новомар” 2016г

Оглавление

1	Область применения.....	4
2	Расшифровка наименования модуля.	5
3	Термины определения и сокращения.	6
4	Структурная схема модуля.	7
5	Управление режимами работы и функциями модуля.....	10
5.1	Основные сервисные регистры модуля и регистры DMA.	10
5.1.1	Регистр: DMA_DATA_BASE.....	10
5.1.2	Регистр: DMA_INDEX.....	11
5.1.3	Регистр: INTERRUPT	12
5.1.4	Регистр: INTERRUPT MASK.....	13
5.1.5	Регистр: MILn_CTRL_REG_PCI.....	14
6	Работа модуля в режиме ОУ.....	15
6.1	Распределение памяти в режиме ОУ.	16
6.1.1	Регистр: MILn_VECW_REG	16
6.1.2	Регистр: MILn_BITW_REG.....	17
6.1.3	Регистр: MILn_STHW_REG.....	18
6.1.4	Регистр: MILn_OSTHW_REG.....	19
6.1.5	Регистр: MILn_MODER_REG.....	20
6.1.6	Регистр: MILn_MODET_REG.....	21
6.1.7	Регистр: MILn_RT_INT_REG	22
6.1.8	Регистр: MILn_FREE_TIMER.....	23
6.1.9	Регистр: MILn_HW_STAT_REG1	24
6.1.10	Регистр: MILn_HW_STAT_REG2	26
6.1.11	Регистр: MILn_MIL_STAT_REG.....	27
6.1.12	Регистр: MILn_RT_RCV_REGm.....	28
6.1.13	Регистр: MILn_RT_TR_REGm.....	29
6.1.14	Регистр: MILn_RT_DATA_BUF0m.....	30
6.1.15	Регистр: MILn_RT_DATA_BUF1m.....	31
6.2	Режимы работы при передаче данных	32
6.3	Структура данных DMA для режима ОУ.....	34
6.3.1	Служебная область DMA.	34
6.3.1.1	Двойное слово 1	34
6.3.1.2	Двойное слово 2	35
6.3.1.3	Двойное слово 3	35

6.3.1.4	Двойное слово 4	35
6.3.1.5	Двойное слово 5...n	36
6.3.2	Принятые слова данных.	38
6.3.2.1	Двойное слово 1...n	38
7	Перечень внесённых изменений.	39

1 Область применения.

Интерфейсный модуль "mPCIe-1553RT2" выполнен в габаритах PCI EXPRESS MINI CARD с размерами 50x30мм, может быть легко добавлен в различные небольшие устройства, ноутбуки или планшетные компьютеры для подключения их к двум независимым резервированным магистралям ГОСТ Р 52070-2003 (MIL-STD-1553B).

Модуль "mPCIe-1553RT2" обеспечивает режим работы двух независимых оконечных устройств (ОУ). Режим работы каждого устройства задается программно.

Модуль "mPCIe-1553RT2" полностью соответствует всем требованиям, заявленным в ГОСТ Р 52070-2003 (MIL-STD-1553B).

Модуль "mPCIe-1553RT2" рассчитан на применение в тяжелых условиях эксплуатации и расширенного температурного диапазона от -40°C до +70°C. Модуль выполнен на энерго-экономичной элементной базе и потребляемая мощность не превышает 0,8Вт.

2 Расшифровка наименования модуля.

<u>mPCIe-1553 RT2</u> <i>1 2 3</i>
--

1.Форм фактор модуля и интерфейс подключения к ПК:

- mPCIe - PCI EXPRESS MINI CARD ELECTROMECHANICAL SPECIFICATION

2.Тип линии и протокол обмена:

- 1553 – Интерфейс магистральный последовательный системы электронных модулей ГОСТ Р 52070-2003 (MIL-STD-1553B).

3.Функциональное назначение:

- UD – универсальный модуль с резервированием шины, поддерживает режимы:

- КШ - контроллер шины;
- ОУ - оконечное устройство;
- МШ - монитор шины;
- ОУ+МШ - оконечное устройство с функцией монитора шины.

- RT – модуль с резервированием шины работает только в режиме ОУ.

- RT2 – модуль без резервирования шины с двумя независимыми ОУ.

3 Термины определения и сокращения.

Список сокращений:

- ПК - персональный компьютер
- КШ - контроллер шины
- ОУ - оконечное устройство
- МШ - монитор шины
- ОУ+МШ - оконечное устройство с функцией монитора шины
- КС - командное слово
- СД - слово данных
- ОС - ответное слово
- ВСК - встроенная система контроля
- КУ - команда управления
- ПЛИС - программируемая логическая интегральная схема
- ИМС - интегральная схема
- DMA - прямой доступ к памяти
- ПО - программное обеспечение

4 Структурная схема модуля.

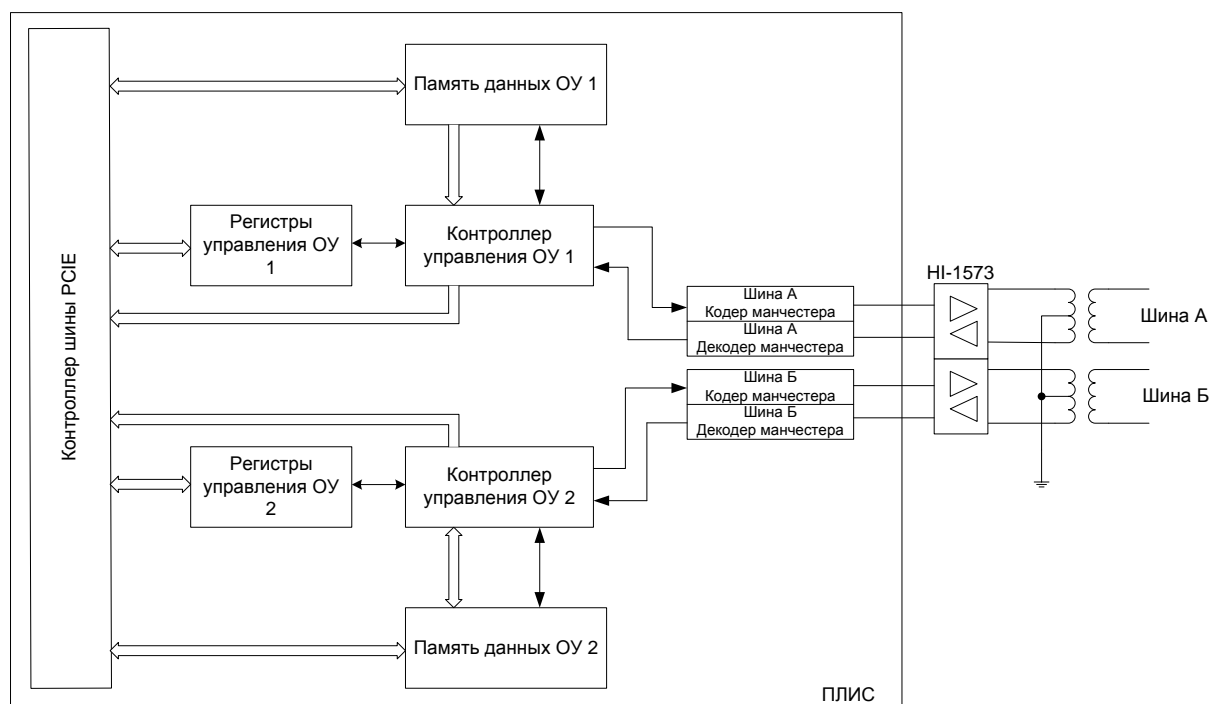


Рисунок 1. Структура модуля "mPCIe-1553RT2".

Модуль состоит из следующих основных компонентов:

- ПЛИС, в которой реализованы основные функции модуля, а также контроллер шины PCIE.
- Двухканальная ИМС физического уровня HI-1573.
- Вспомогательные компоненты, обеспечивающие работоспособность и сервисные функции модуля (на схеме не указаны).

Плис содержит следующие структурные элементы:

- Контроллер шины PCIE с функцией DMA, обеспечивающий возможность управления и обмена данными с ПК, а так же содержащий основные регистры необходимые для функций DMA и обработки прерываний, служебные регистры для обеспечения сервисных функций устройства.
- Два независимых регистра управления ОУ, предназначенных для выбора режима работы (ОУ), разрешения рабочих шин, присвоении адреса устройств на информационных шинах обеспечение управления устройствами в режиме ОУ, а так же содержащие оперативную информацию о функционировании устройства.
- Два независимых контроллера ОУ обеспечивающих работу модуля в режиме ОУ.
- Две независимых области памяти данных ОУ, для хранения предназначенных к передаче данных в режиме ОУ.
- Двухканальных кодера и декодера Манчестера II, обеспечивающих кодирование и декодирование данных информационных шин.

Таблица 1 описывает регистры модуля их название, адрес и возможные операции с регистром (запись, чтение).

Таблица 1

Адрес	Название	Read/ Write	Описание
1000h	DMA_DATA_BASE	R/W	Базовый адрес буфера данных в памяти ПК
1008h	DMA_INDEX	R/W	Указатель записи в буфере данных
100Ch	INTERRUPT	R	Статус прерываний
1010h	INTERRUPT_MASK	R/W	Маска прерываний
2000h	MIL0_CTRL_REG	W	Основной регистр управления и режима работы ОУ0.
2004h	MIL0_HW_STAT_REG1	R	Статусный регистр 1 режима ОУ0.
2008h	MIL0_HW_STAT_REG2	R	Статусный регистр 2 режимов ОУ0.
200Ch	MIL0_MIL_STAT_REG	R/W	Статусный регистр команд и состояния для ОУ0.
2010h	MIL0_VECW_REG	W	Векторное слово для передачи ОУ0.
2014h	MIL0_BITW_REG	W	ВСК слово для передачи ОУ0.по КУ19
2018h	MIL0_STHW_REG	W	Слово данных для команды КУ20 ОУ0.
201Ch	MIL0_OSTHW_REG	W	Слово данных для команды КУ21 ОУ0.
2020h	MIL0_MODER_REG	R/W	Разрешение выполнения КУ ОУ0.
2024h	MIL0_MODET_REG	R/W	Разрешение выполнения КУ ОУ0.
2028h	MIL0_RT_INT_REG	R/W	Прерывания ОУ 0.
202Ch	MIL0_FREE_TIMER	R/W	Таймер 0.
2100... 217Ch	MIL0_RT_RCV_REG	R/W	Управление поадресом приёма для ОУ0.
2180... 21FCh	MIL0_RT_TR_REG	R/W	Управление поадресом передачи для ОУ0
2800... 2FFCh	MIL0_RT_DATA_BUF0	W	Данные для передачи в информационную линию ОУ0.
3000... 37FCh	MIL0_RT_DATA_BUF1	W	Данные для передачи в информационную линию ОУ0.
4000h	MIL1_CTRL_REG	W	Основной регистр управления и режима работы ОУ1.
4004h	MIL1_HW_STAT_REG1	R	Статусный регистр 1 режима ОУ1.
4008h	MIL1_HW_STAT_REG2	R	Статусный регистр 2 режимов ОУ1.
400Ch	MIL1_MIL_STAT_REG	R/W	Статусный регистр команд и состояния для ОУ0.
4010h	MIL1_VECW_REG	W	Векторное слово для передачи ОУ1.
4014h	MIL1_BITW_REG	W	ВСК слово для передачи ОУ1.по КУ19
4018h	MIL1_STHW_REG	W	Слово данных для команды КУ20 ОУ1.
401Ch	MIL1_OSTHW_REG	W	Слово данных для команды КУ21 ОУ1.
4020h	MIL1_MODER_REG	R/W	Разрешение выполнения КУ ОУ1.
4024h	MIL1_MODET_REG	R/W	Разрешение выполнения КУ ОУ1.
4028h	MIL1_RT_INT_REG	R/W	Прерывания ОУ 1.
402Ch	MIL1_FREE_TIMER	R/W	Таймер 1.
4100... 417Ch	MIL1_RT_RCV_REG	R/W	Управление поадресом приёма для ОУ1.
4180... 41FCh	MIL1_RT_TR_REG	R/W	Управление поадресом передачи для ОУ1
4800... 4FFCh	MIL1_RT_DATA_BUF0	W	Данные для передачи в информационную линию ОУ1.
5000... 57FCh	MIL1_RT_DATA_BUF1	W	Данные для передачи в информационную линию ОУ1.

Адреса регистров указаны в виде смещения от базового адреса BAR0 устройства на шине PCI.
Значение адреса указано в байтах. Все регистры 32 битные за исключением DMA_DATA_BASE, соответственно инкремент адреса должен быть равен 4 (т.е. младшие биты адреса **всегда** = "00"). Регистры OY1 и OY2 полностью идентичны, в связи с чем в обозначении регистров использованы префиксы MIL0_ для обозначения адреса регистра OY1 и MIL1_ для обозначения адреса регистра OY2.

Адресное пространство (Таблица 1), описанное в данном руководстве, относится только к модулю mPCIe-1553RT2.

Данное руководство НЕПРИМЕНИМО для программирования модулей mPCIe-1553RT и mPCIe-1553UD.

5 Управление режимами работы и функциями модуля.

5.1 . Основные сервисные регистры модуля и регистры DMA.

5.1.1 Регистр: DMA_DATA_BASE

Адрес: 1000h

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	

Номер бита																															
63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	44	43	42	41	40	39	38	37	36	35	34	33	32
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W

Описание: базовый адрес буфера данных в памяти ПК (64бит)

Номер бита	Обозначение	Описание
63-20	DATA_BAR	Адрес буфера данных.
19-1	RSRV	Не используются, должны быть "0".
0	DMA_EN	Разрешение работы DMA: "0" - выключено "1" - включено

Данные записываются в память РС в кольцевой буфер размером 1Мб от младших адресов к старшим.

Данные записываются блоками по 128 байт: 64 байта - значения регистров контроллера, 64 байта - данные пакета. Подробно структура принятых данных в памяти ПК описана в главах 3, 4.

По заполнению половины буфера и 1/8 (512 Кб и 128Кб, соответственно) генерируются прерывания, отображаемые в регистре [INTERRUPT](#).

5.1.2 Регистр: DMA_INDEX

Адрес: 1008h

Номер бита																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	-	-	-	-	-	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
												W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: указатель записи в буфере данных.

Номер бита	Обозначение	Описание
31-20	RSRV	Не используются, должны быть "0".
19-7	DATA_INDEX	Указатель записи в буфере данных.
6-0	RSRV	Не используются, "0".
При записи любого значения в регистр указатель сбрасывается в "0"		

Работа буфера данных производится по схеме FIFO. Указатель записи **DMA_INDEX** доступен на чтение по адресу 1008h.

Программа-драйвер должна иметь счетчик чтения данных. При старте системы оба счетчика равны нулю. При получении прерывания должен считываться указатель записи и сравниваться с указателем чтения. Если они различаются, то обрабатываются данные от указателя чтения (включительно) до указателя записи (исключая его) с учетом перехода через 0.



При записи любого значения в регистр указателя записи он сбрасывается в '0'. Драйвер устройства должен отслеживать событие переполнения буфера данных в памяти ПК.

При необходимости, если ПК не успевает забирать данные, записанные платой, возможна временная остановка передачи данных в память ПК – сброс бита 0 регистра **DMA_DATA_BASE**. Для последующего запуска бит нужно снова установить в '1'.

5.1.4 Регистр: INTERRUPT MASK

Адрес: 1010h

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
.	R	R	R	R	R	R	R	R
																									W	W	W	W	W	W	W	

Описание: регистр маски прерываний

Номер бита	Обозначение	Описание
31-7	RSRV	Не используются, "0".
7	INT_RT1_MC_ERR	Разрешение прерывания INT_RT1_MC_ERR контроллера MIL канала 1.
6	INT_RT1_SADDR	Разрешение прерывания INT_RT1_SADDR контроллера MIL канала 1.
5	INT_RT0_MC_ERR	Разрешение прерывания INT_RT0_MC_ERR контроллера MIL канала 0.
4	INT_RT0_SADDR	Разрешение прерывания INT_RT0_SADDR контроллера MIL канала 0.
3	INT_FLASH	Разрешение прерывания контроллера флэш-памяти
2	RSRV	не используется, '0'.
1	INT_QDAT	Разрешение прерывания по заполнению 1/16 буфера данных.
0	INT_HDAT	Разрешение прерывания по заполнению половины буфера данных
		0 – прерывание запрещено, 1 – разрешено

Генерация прерывания по каждому из событий 0-7 может быть запрещена сбросом (установкой в 0) или разрешена (установкой в 1) соответствующего бита в регистре маски прерываний INTERRUPT MASK. Однако, независимо от значения маски, события продолжают отображаться в регистре прерывания. По умолчанию, после системного сброса все прерывания запрещены.

5.1.5 Регистр: MILn_CTRL_REG_PCI

(n - номер канала)

Адрес: 2000h - MIL0_CTRL_REG_PCI

Адрес: 4000h - MIL1_CTRL_REG_PCI

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
W	R W	R W	R W	-	-	-	-	R W	-	-	-	-	-	-	-	-	-	R W	R W	R W	R W	R W	R W	R W	R W	R W	R W	R W	R W	R W	R W	R W

Описание: Основной регистр управления и режима работы.

Предназначен для конфигурации, выбора режима работы, разрешения и выбора области загрузки конфигурационной памяти, разрешения рабочих шин, присвоении адреса устройства на информационной шине.

Номер бита	Обозначение	Описание
31	RST_MC03	Перезагрузка начала самотестирования по команде MC03. Примечание: при установке бита 31 в "1" содержимое регистра не изменяется, осуществляется только сброс внутренних регистров и статуса 2, биты "30 - 0" игнорируются.
30-25		Резерв
24	VERBOSE_REP	Значение 1 переводит устройство в расширенный режим DMA.
23	WORK_EN	Разрешение работы устройства.
22-18		Резерв
17	LOOP_EN	Значение 1 разрешает выполнение петлевого теста в режиме ОУ для 30 подадреса устройства.
16	PP_EN	Значение 1 разрешает использование поочередного переключения буферов данных (режима "пинг-понг") для передачи в режиме ОУ и бите 31 регистра MILn_RT_TR_REGm (7.1.13) установленном в 1.
15	DBUF_EN	Значение 1 разрешает использование двойного буфера данных для передачи в режиме ОУ
14		Резерв
13-11	RT_TCK	Значение инкремента основного таймера: "000" - выключен "001"- инкремент – 1 мкс "010"- инкремент – 2 мкс "011"- инкремент – 4 мкс "100"- инкремент – 8 мкс "101"- инкремент – 16 мкс "110"- инкремент – 32 мкс "111"- инкремент – 64 мкс
10	ADDR_P	Бит чётности адреса устройства на информационной шине. При чётном количестве единиц в двоичном значении адреса устройства - должен быть установлен в значение '1', при нечётном - '0' (дополнение до нечётности).
9-5	DEV_ADDR	Адрес устройства на информационной шине для всех режимов, адрес и бит чётности должны быть корректно установлены (проверяется чётность адреса).
4	REPTO	Таймаут приёма t1: "0" – 17 мкс "1" – 110 мкс
3-2	ACT_BUS	Значение "01" для ОУ1. Любое другое значение отключает работу шины ОУ1. Значение "10" для ОУ2. Любое другое значение отключает работу шины ОУ2.
1-0	DEV_MODE	Режим работы устройства: "10" - оконечное устройство

6 Работа модуля в режиме ОУ.

Модуль может работать в качестве двух независимых ОУ без резервирования шин. Все проверки ошибок выполняются автоматически, в том числе время отклика ОУ, ошибки кодирования Манчестер II, ошибки синхронизации, битовые ошибки, ошибки четности, контроль количества слов, а так же обнаружение возможных ошибок встречающихся в процессе работы ОУ. Модуль реализует все форматы сообщений интерфейса магистральной последовательной системы электронных модулей (ГОСТ Р 52070-2003).

В режиме работы ОУ в модуле может быть запрограммированы списки допустимых к выполнению КУ, разрешены или запрещены подадреса приёма или передачи данных независимо для каждого ОУ. В модуле используются двойные буферы данных для передачи из подканалов, независимо обеспечивающие следующие режимы работы:

- передачу данных без контроля готовности буфера
- последовательную передачу данных из двух буферов одного подадреса с контролем готовности данных, обеспечивающую передачу двух блоков данных с минимально возможным временем между командами передачи этих данных в линию связи
- поочерёдную передачу данных из двух буферов одного подадреса с контролем готовности данных, обеспечивающую запас времени для подготовки данных передачи ПО

Перед началом работы каждого ОУ, должны быть проинициализированы служебные регистры PCI, все регистры ОУ должны быть правильно запрограммированы. Включение режима осуществляется записью ПК в основной регистр управления и режима работы ([MILx_CTRL_REG_PCI](#)) бита WORK_EN с правильными значениями заданного режима. Запись данных для передачи и установка соответствующих им битов готовности может быть произведена до или после записи бита WORK_EN. В процессе работы все принятые по информационной шине данные передаются в ПК через процедуру DMA.

6.1 Распределение памяти в режиме ОУ.

6.1.1 Регистр: MILn_VECW_REG

(n - номер канала)

Адрес: 2010h - MIL0_VECW_REG

Адрес: 4010h - MIL1_VECW_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
																W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: Векторное слово для передачи ОУ по КУ16

Номер бита	Обозначение	Описание
31-16		Резерв
15-0	RT_VECW	Векторное слово ОУ для передачи по КУ16

6.1.2 Регистр: MILn_BITW_REG

(n - номер канала)

Адрес: 2014h - MIL0_BITW_REG

Адрес: 4014h - MIL1_BITW_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
																W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: ВСК слово для передачи ОУ по КУ19

Номер бита	Обозначение	Описание
31-16		Резерв
15-0	RT_BITW	Слово ВСК ОУ для передачи по КУ19

6.1.3 Регистр: MILn_STHW_REG

(n - номер канала)

Адрес: 2018h - MIL0_STHW_REG

Адрес: 4018h - MIL1_STHW_REG

Номер бита																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: слово данных для команды КУ20 - Блокировать i-й передатчик ОУ

Номер бита	Обозначение	Описание
31-16	RT_STHW_B	Слово данных сравнения ОУ для команды КУ20 - шина Б
15-0	RT_STHW_A	Слово данных сравнения ОУ для команды КУ20 - шина А

Регистры предназначены только для тестовых целей. В данной конфигурации КУ20 должна быть запрещена к выполнению.

6.1.4 Регистр: MILn OSTHW REG

(n - номер канала)

Адрес: 201Ch - MIL0_OSTHW_REG

Адрес: 401Ch - MIL1_OSTHW_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: слово данных для команды KY21 - Разблокировать i-й передатчик ОУ

Номер бита	Обозначение	Описание
31-16	RT_OSTHW_B	Слово данных сравнения ОУ для команды KY21 - шина Б
15-0	RT_OSTHW_A	Слово данных сравнения ОУ для команды KY21 - шина А

Регистры предназначены только для тестовых целей. В данной конфигурации KY21 должна быть запрещена к выполнению.

6.1.5 Регистр: MILn MODER REG

(n - номер канала)

Адрес: 2020h - MIL0_MODER_REG

Адрес: 4020h - MIL1_MODER_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: Разрешение выполнения КУ, флаг бита "Прием/передача" которых установлен в 0 для ОУ.

Номер бита	Обозначение	Описание																													
31-0	RT_MODER	Позиционный номер бита соответствующий номеру КУ с битом приём/передача установленным в состояние логического 0. Запись логической 1 в соответствующий бит разрешает выполнение команды ОУ. Например: для разрешения выполнения КУ17 - Синхронизация (с СД) бит17 данного регистра должен иметь значение логической 1.																													
Значение по умолчанию																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

6.1.6 Регистр: MIL_n MODET_REG

(n - номер канала)

Адрес: 2024h - MIL0_MODET_REG

Адрес: 4024h - MIL1_MODET_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: Разрешение выполнения КУ, флаг бита "Прием/передача" которых установлен в 1 для ОУ.

Номер бита	Обозначение	Описание																													
31-0	RT_MODET	Позиционный номер бита соответствующий номеру КУ с битом приём/передача установленным в состояние логического 1. Запись логической 1 в соответствующий бит разрешает выполнение команды ОУ. Например: для разрешения выполнения КУ1 - Синхронизация бит 1 данного регистра должен иметь значение логической 1. КУ0 - "Принять управление интерфейсом" запрещена.																													
Значение по умолчанию																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	0

6.1.7 Регистр: MILn_RT_INT_REG

(n - номер канала)

Адрес: 2028h - MIL0_RT_INT_REG

Адрес: 4028h - MIL1_RT_INT_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	R	R	R	R
																												W	W	W	W	

Описание: Управление разрешением прерываний для ОУ.

Номер бита	Обозначение	Описание
31-4		Резерв
3	RT_INT_MC	Значение 1 разрешает прерывание при получении КУ. Действительно только при значении 1 бита INT_MC_ERR_EN регистра INTERRUPT_MASK .
2	RT_INT_ERR	Значение 1 разрешает прерывание по любой ошибке в сообщении после правильно принятого КС. Действительно только при значении 1 бита INT_MC_ERR_EN регистра INTERRUPT_MASK .
1	RT_INT_REN	Значение 1 разрешает прерывание от подадреса приёма при установленном в 1 бите RT_SA_RINT этого подадреса. Действительно только при значении 1 бита INT_SADDR_EN регистра INTERRUPT_MASK .
0	RT_INT_TEN	Значение 1 разрешает прерывание от подадреса передачи при установленном в 1 бите RT_SA_TINT этого подадреса. Действительно только при значении 1 бита INT_SADDR_EN регистра INTERRUPT_MASK .

6.1.8 Регистр: MILn_FREE_TIMER

(n - номер канала)

Адрес: 202Ch - MIL0_FREE_TIMER

Адрес: 402Ch - MIL1_FREE_TIMER

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: Текущее значение неуправляемого таймера.

Номер бита	Обозначение	Описание
31-0	FREE_TIMER	Текущее значение неуправляемого таймера X. Запись любого значения сбрасывает таймер в состояние 0.
Таймер предназначен для определения непрерывного времени работы устройства. Значение таймера сбрасывается в 0 после перезагрузки ПК или записи любого значения по данному адресу. Инкремент таймера 1 мкс.		

6.1.9 Регистр: MIL_n HW STAT REG1

(n - номер канала)

Адрес: 2004h - MIL0_HW_STAT_REG1

Адрес: 4004h - MIL1_HW_STAT_REG1

Номер бита																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	R	R	R	R	R	R	R	R	-	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R

Описание: Статусный регистр 1 режима ОУ.

Номер бита	Обозначение	Описание
31	RT_BUSID	Значение бита отражает номер ОУ который принял данные: Значение 0 - ОУ1. Значение 1 - ОУ2.
30-27	RT_FORMAT	Значение битов обозначает формат сообщения согласно ГОСТ 52070-2003 (4.5 Форматы сообщений). Биты могут принимать значение от 1h до Ah.
26	RCV_ERR	Значение бита 1 указывает на наличие ошибки принятого сообщения (тип ошибки определяют биты 15...0). Значение 0 - сообщение принято без ошибок.
25	TR_STAT_ERR	Значение бита 1 означает, что установлен бит ошибки в статусном слове передающего ОУ (ОУ-ОУ).
24	RCV_STAT_ERR	Значение бита 1 означает, что установлен бит ошибки в статусном слове принимающего ОУ (ОУ-ОУ).
23	DW_NE	Значение бита 1 означает, что число СД КС1 /= числу СД КС2 (ОУ-ОУ). При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".
22		Резерв
21	BC_COM	Значение бита 1 означает, что принята КС с групповым адресом.
20	LOOP_TEST	Значение бита 1 означает, что выполнялся тест обратной связи.
19	RCV_SADR_VLD	Значение бита 1 означает, что подадрес приёма валиден (для адресного режима ОУ, МША).
18	TR_SADR_VLD	Значение бита 1 означает, что подадрес передачи валиден (для адресного режима ОУ, МША).
17	RT_HI_OVF	Значение бита 1 означает, что произошло переполнение старшего слова таймера.
16	RT_LOW_OVF	Значение бита 1 означает, что произошло переполнение младшего слова таймера.
15	BC_CW_ERR	Значение бита 1 означает, что принята КС2 с групповым адресом и битом передача для ОУ- ОУ (кроме КУ). При возникновении этого события ОС ОУ передаваться не будет.
14	MC_DIS	Значение бита 1 означает, что в регистрах MIL_n MODER REG или MIL_n MODET REG установлен запрет на выполнение принятой КУ. При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".
13	ADDR_DIS	Значение бита 1 означает, что подадрес запрещён для режима ОУ. При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".

Номер бита	Обозначение	Описание
12	MC_ND	Значение бита 1 означает, что принятая КУ не определена (ГОСТ 52070-2003 п. 4.4.2 Режим управления). При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".
11	MC_RSRV	Значение бита 1 означает, что принятая КУ зарезервирована (ГОСТ 52070-2003 п. 4.4.2 Режим управления). При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".
10	CWS_ADDR_EQ	Значение бита 1 означает, что принятые KC1 и KC2 содержат поля адреса ОУ1 = ОУ2 (команды ОУ-ОУ). При возникновении этого события ОС ОУ передаваться не будет.
9	CWS LENG_EQ	Значение бита 1 означает, что принятые KC1 и KC2 содержат значение длины сообщения KC1 /= длине сообщения KC2 (команды ОУ-ОУ). При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".
8	CW_ERR	Значение бита 1 означает, что принята недопустимая (ошибочная) КУ (ГОСТ 52070-2003 п. 4.4.2 Режим управления). При возникновении этого события ОС ОУ передаваться не будет или в ОС ОУ будет установлен признак "Ошибка в сообщении".
7	CW2_MD	Значение бита 1 означает, что принятая KC2 содержит КУ (ОУ- ОУ). При возникновении этого события в ОС ОУ будет установлен признак "Ошибка в сообщении".
6	RT_PARERR	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "чётность Манчестер II". При возникновении этого события ОС ОУ передаваться не будет или в ОС ОУ будет установлен признак "Ошибка в сообщении".
5	RT_CONERR	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "разрыв данных". При возникновении этого события ОС ОУ передаваться не будет или в ОС ОУ будет установлен признак "Ошибка в сообщении".
4	RT_GAPERR	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "интервал между сообщениями меньше 4 мкс". При возникновении этого события ОС ОУ передаваться не будет.
3	RT_SEQERR	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "ошибка последовательности". При возникновении этого события ОС ОУ передаваться не будет или в ОС ОУ будет установлен признак "Ошибка в сообщении".
2	RT_SYNCHERR	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "ошибка синхронизации". При возникновении этого события ОС ОУ передаваться не будет.
1	RT_MANERR	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "ошибка декодера Манчестера II". При возникновении этого события ОС ОУ передаваться не будет или в ОС ОУ будет установлен признак "Ошибка в сообщении".
0	RT_NORCV	Значение бита 1 означает, что принятая последовательность содержит ошибку вида "таймаут приёма". При возникновении этого события ОС ОУ передаваться не будет.

6.1.10 Регистр: MIL_n HW_STAT_REG2

(n - номер канала)

Адрес: 2008h - MIL0_HW_STAT_REG2

Адрес: 4008h - MIL1_HW_STAT_REG2

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	R	R	R	R	R

Описание: Статусный регистр 2 режима ОУ

Номер бита	Обозначение	Описание
31	MC3_RCV	Значение бита 1 означает, что была принята команда "Начать самоконтроль ОУ" (КУ3)
30	BUSA_DIS	Значение бита 0 означает, что работа ОУ1 была запрещена установкой бит 3-2 регистра MIL0_CTRL_REG_PCI . Для регистра ОУ2 значение бита всегда '0'.
29	BUSB_DIS	Значение бита 0 означает, что работа ОУ2 была запрещена установкой бит 3-2 регистра MIL1_CTRL_REG_PCI . Для регистра ОУ1 значение бита всегда '0'.
28	MC8_RCV	Значение бита 1 означает, что была принята команда "Установить ОУ в исходное состояние" (КУ8)
27	MC6_RCV	Значение бита 1 означает, что была принята КУ6 "Блокировать признак неисправности ОУ". Значение бита сбрасывается в 0 после получения команды КУ7 "Разблокировать признак неисправности ОУ" или КУ8 " Установить ОУ в исходное состояние".
25-24	-	Резерв
23	INT_TEN	Установлено прерывание от подадреса передачи.
22	INT_REN	Установлено прерывание от подадреса приёма.
21	INT_ERR	Установлено прерывание по ошибке сообщения.
20	INT_MC	Установлено прерывание по приёму КУ.
19-0	-	Резерв

Биты 23 - 20 дублированы битом 15 (MSG_INT) двойного слова 1 DMA.

6.1.11 Регистр: MILn MIL_STAT_REG

(n - номер канала)

Адрес: 200Ch - MIL0_MIL_STAT_REG

Адрес: 400Ch - MIL1_MIL_STAT_REG

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R

Описание: Статусный регистр команд и состояния для ОУ

Номер бита	Обозначение	Описание
31-16	CW_RCV	Содержат значение последнего принятого КС. Запись в регистр не оказывает влияние на значение бит 31-16.
15	MC16_CSR	Запись логической 1 разрешает автоматический сброс признака "Запрос на обслуживание" в ОС ОУ при получении команды КУ16 "Передать векторное слово". После получения КУ16 значение признака "Запрос на обслуживание" обнуляется, так же обнуляется значение самого бита при чтении.
14	TX_OAC	Запись логической 1 разрешает устройству однократно передать в ОС ОУ следующие признаки: "Передача ОС", "Запрос на обслуживание", "Абонент занят", "Неисправность абонента", "Неисправность ОУ". После однократной передачи ОС ОУ значение установленных признаков обнуляется, так же обнуляется значение самого бита при чтении.
13-11		Биты не используются - при чтении имеют значение 0.
10	ME	При чтении отражает текущее значение признака в ОС ОУ "Ошибка сообщения".
9	SET_INSTR	Запись логической 1 устанавливает в ОС ОУ признак "Передача ОС". При чтении отражает текущее значение этого признака в ОС ОУ.
8	SET_SR	Запись логической 1 устанавливает в ОС ОУ признак "Запрос на обслуживание". При чтении отражает текущее значение этого признака в ОС ОУ.
7-4		Биты не используются - при чтении имеют значение 0.
3	SET_BSY	Запись логической 1 устанавливает в ОС ОУ признак "Абонент занят". При чтении отражает текущее значение этого признака в ОС ОУ.
2	SET_SF	Запись логической 1 устанавливает в ОС ОУ признак "Неисправность абонента". При чтении отражает текущее значение этого признака в ОС ОУ.
1		Бит не используется - при чтении имеет значение 0.
0	SET_TF	Запись логической 1 устанавливает в ОС ОУ признак "Неисправность ОУ". При чтении отражает текущее значение этого признака в ОС ОУ.

При значении бит 15 и 14 равным 00, передача установленных признаков будет производиться в каждом ОС ОУ. Сброс признаков может быть осуществлен только записью в соответствующий бит регистра значения 0. При значении бит 15 и 14 равным 11 и одновременной установкой с признаком "Запрос на обслуживание" любого другого признака, последний будет сброшен в состояние 0 после однократной передачи ОС ОУ, а признак "Запрос на обслуживание" будет сброшен в состояние 0 после получения КУ16. Биты 10 - 0 данного регистра при чтении отображают значение текущего ОС ОУ без поля "Адрес ОУ".

6.1.12 Регистр: MILn_RT_RCV_REGm

(n - номер канала, m - номер подадреса)

Диапазон адресов: 2100...217Ch - MIL0_RT_RCV_REGm

Диапазон адресов: 4100...417Ch - MIL1_RT_RCV_REGm

Примечание: биты адреса 6...2 определяют подадрес устройства и соответствуют полю "Подадрес" КС, подадресы "00000" и "11111" не используются

Адрес: 2104h - RT_RCV_REG1 - регистр подадреса 1 ОУ1

Адрес: 2108h - RT_RCV_REG2 - регистр подадреса 2 ОУ1

Адрес: 210Ch - RT_RCV_REG3 - регистр подадреса 3 ОУ1

.....
Адрес: 4178h - RT_RCV_REG30 - регистр подадреса 30 ОУ2

Номер бита																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	R	R	-	-	-	-	-	-	-	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W								W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: Регистры управления подадресом приёма для ОУ.

Номер бита	Обозначение	Описание
31	RT_SA_REN	Значение бита 0 разрешает приём данных в подадрес. Значение бита 1 запрещает приём данных в подадрес. При этом в ОС ОУ будет установлен признак "Ошибка в сообщении".
30	RT_SA_RTM	Значение бита 1 позволяет загрузит 32 битный таймер ОУ 2 словами данных принятыми по информационной линии в случае их успешного приёма. Не рекомендуется устанавливать значение этого бита в 1 более, чем для одного подадреса.
29	RT_SA_RINT	Значение бита 1 разрешает прерывание в случае успешного приёма данных по подадресу.
28-22		Резерв
21-17	DW_RFLD	Значение поля "Число СД" полученное в КС для данного подадреса. Значение не изменяется до конца приёма следующего блока данных для данного подадреса.
16	RT_SA_RER	Принимает значение 1 в случае ошибки при приёме данных по данному подадресу. Значение не изменяется до конца приёма следующего блока данных для данного подадреса.
15-0	RT_T_RCV	Значение младших 16 бит таймера ОУ на момент окончания приёма данных. Значение не изменяется до конца приёма следующего блока данных для данного подадреса.
Значение всех регистров после включения питания 00000000h		

6.1.13 Регистр: MILn RT TR REGm

(n - номер канала, m - номер подадреса)

Диапазон адресов: 2180...21FCh - MIL0_RT_TR_REGm

Диапазон адресов: 4180...41FCh - MIL1_RT_TR_REGm

Примечание: биты адреса 6...2 определяют подадрес устройства и соответствуют полю "Подадрес" КС, подадресы "00000" и "11111" не используются

Адрес: 2184h - MIL0_RT_TR_REG1 - регистр подадреса 1 ОУ1

Адрес: 2188h - MIL0_RT_TR_REG2 - регистр подадреса 2 ОУ1

Адрес: 218Ch - MIL0_RT_TR_REG3 - регистр подадреса 3 ОУ1

.....
Адрес: 41F8h - MIL1_RT_TR_REG30 - регистр подадреса 30 ОУ2

Номер бита																															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	-	R	R	R	-	-	-	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W		W	W	W				W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: Регистры управления подадресом передачи для ОУ.

Номер бита	Обозначение	Описание
31	RT_SA_TEN	Значение бита 1 разрешает передачу данных из подадреса. Значение бита 0 запрещает передачу данных из подадреса. при этом в ОС ОУ будет установлен признак "Ошибка в сообщении".
30		Резерв
29	RT_SA_TINT	Значение бита 1 разрешает прерывание в случае успешного окончания передачи данных из подадреса.
28	RT_TR_RDY	Значение бита 1 позволяет устройству передавать данные из буфера данных0 ОУ вне зависимости от записанных в бит 23 значений (т.е. данные в буфере данных0 всегда готовы к передаче в текущем сообщении).
27	RT_TR_BSY	Значение бита 1 вызывает установку признака "Абонент занят" в ОС ОУ при одновременном значении 0 битов 29, 23,22 и приеме КС для данного подадреса с разрядом "Прием/передача" установленным в 1. Данные при этом не передаются, признак "Ошибка в сообщении" не устанавливается.
26-24		Резерв
23	RTF_BUF0	Запись логической 1 сигнализирует о готовности данных для передачи в буфере данных0. После успешной передачи бит сбрасывается в 0.
22	RTF_BUF1	Запись логической 1 сигнализирует о готовности данных для передачи в буфере данных1. После успешной передачи бит сбрасывается в 0.
21-17	DW_TFLD	Значение поля "Число СД" полученное в КС для данного подадреса. Значение не изменяется до конца передачи следующего блока данных из данного подадреса.
16	RT_SA_TER	Принимает значение 1 в случае ошибки при передаче данных из данного подадреса. Значение не изменяется до конца успешной передачи блока данных из данного подадреса.
15-0	RT_T_TR	Значение младших 16 бит таймера ОУ на момент окончания передачи данных. Значение не изменяется до конца передачи следующего блока данных для данного подадреса.
Значение всех регистров после включения питания 0000000h		

6.1.14 Регистр: MILn RT DATA BUF0m

(n - номер канала, m - номер подадреса)

Диапазон адресов: 2800...2FFCh - MIL0_RT_DATA_BUF0m

Диапазон адресов: 4800...4FFCh - MIL0_RT_DATA_BUF0m

Примечание: биты адреса 5...2 определяют адрес двойного слова данных в блоке данных подадреса.
Биты адреса 10...6 определяют начальный адрес блока данных подадреса.

Адрес: 2800h - MIL0_RT_DATA_BUF00 - не используется

Адрес: 4800h - MIL1_RT_DATA_BUF00 - не используется

Адрес: 2840h - MIL0_RT_DATA_BUF0 2 - начало блока данных подадреса 1 ОУ1

Адрес: 2880h - MIL0_RT_DATA_BUF0 3 - начало блока данных подадреса 2 ОУ1

Адрес: 4880h - MIL1_RT_DATA_BUF0 3 - начало блока данных подадреса 2 ОУ2

.....
Адрес: 2FC0h - MIL0_RT_DATA_BUF0 31 - не используется

Адрес: 4FC0h - MIL1_RT_DATA_BUF0 31 - не используется

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: данные для передачи в информационную линию. Организованы как блоки данных по шестнадцать 32 битных слов для каждого подадреса ОУ.

Номер бита	Обозначение	Описание
31-16	RT_HDAT0m	Старшее (нечётное - 1,3,5...) слово данных.
15-0	RT_LDAT0m	Младшее (чётное - 0,2,4...) слово данных.

6.1.15 Регистр: MILn RT DATA BUF1m

(n - номер канала)

Диапазон адресов: 3000...37FCh - MIL0_RT_DATA_BUF1m

Диапазон адресов: 5000...57FCh - MIL1_RT_DATA_BUF1m

Примечание: биты адреса 5...2 определяют адрес двойного слова данных в блоке данных подадреса.
Биты адреса 10...6 определяют начальный адрес блока данных подадреса.

Адрес: 3000h - MIL0_RT_DATA_BUF10 - не используется

Адрес: 5000h - MIL1_RT_DATA_BUF10 - не используется

Адрес: 3040h - MIL0_RT_DATA_BUF1 2 - начало блока данных подадреса 1 ОУ1

Адрес: 3080h - MIL0_RT_DATA_BUF1 3 - начало блока данных подадреса 2 ОУ1

Адрес: 5080h - MIL1_RT_DATA_BUF1 3 - начало блока данных подадреса 2 ОУ1

.....
Адрес: 37C0h - MIL0_RT_DATA_BUF1 31 - не используется

Адрес: 57C0h - MIL1_RT_DATA_BUF1 31 - не используется

Номер бита																																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	

Описание: данные для передачи в информационную линию. Организованы как блоки данных по шестнадцать 32 битных слов для каждого подадреса ОУ.

Номер бита	Обозначение	Описание
31-16	RT_HDAT1m	Старшее (нечётное - 1,3,5...) слово данных.
15-0	RT_LDAT1m	Младшее (чётное - 0,2,4...) слово данных.

6.2 Режимы работы при передаче данных

Значение бита 15 регистра MILn_CTRL_REG_PCI	Значение бита 16 регистра MILn_CTRL_REG_PCI	Значение бита 28 регистра MIL_nT_TR_REGm	Значение бита 23 регистра MIL_nT_TR_REGm	Значение бита 22 регистра MIL_nT_TR_REGm	Режим работы буферов данных ОУ
0	X	1	X	X	Передача только из буфера данных 0. Данные постоянно готовы к передаче. Время программирования данных и флаг готовности не проверяется.
0	X	0	1	X	Передача только из буфера данных 0. Готовность данных определена битом 23 регистра RT_TR_REGm. После удачного окончания передачи флаг готовности буфера сбрасывается. Для разрешения передачи следующего блока данных флаг готовности необходимо установить в 1. При необходимости изменения данных они должны быть записаны до установки флага.
1	0	0	1	1	Для начала передачи необходимо записать передаваемые данные в оба буфера данных и установить в 1 оба флага готовности данных соответствующего регистра управления поадресом передачи. Передача осуществляется последовательно: при первой передаче из поадреса передаются данные буфера 0 и сбрасывается флаг его готовности. При повторной передаче, данные передаются из буфера 1, в конце передачи сбрасывается и его флаг готовности. Для возобновления передачи данных необходимо перезаписать оба буфера данных и установить в 1 <u>оба</u> флага готовности.

Значение бита 15 регистра MIL_n_CTRL_REG_PCI	Значение бита 16 регистра MIL_n_CTRL_REG_PCI	Значение бита 28 регистра MIL_nT_TR_R_EGm	Значение бита 23 регистра MIL_nT_TR_R_EGm	Значение бита 22 регистра MIL_nT_TR_R_EGm	Режим работы буферов данных ОУ
1	1	0	1	1	Для начала передачи необходимо записать передаваемые данные в оба буфера данных и установить в 1 оба флага готовности данных соответствующего регистра управления поадресом передачи. Передача осуществляется поочерёдно: буфер 0 - затем буфер 1 - 0 - 1..., После удачного окончания передачи каждого буфера соответствующий флаг готовности буфера сбрасывается. Для непрерывной передачи данных необходимо после успешной передачи данных (по сбросу флага готовности соответствующего буфера) перезаписать его область данных и установить <u>только соответствующий буферу флаг готовности</u> в 1. Запись 1 в оба флага готовности соответствует началу нового цикла передачи.

6.3 Структура данных DMA для режима ОУ.

6.3.1 Служебная область DMA.

Служебная область DMA содержит различные статусы, формат сообщения согласно ГОСТ 52070-2003 информацию об ошибках и другую сервисную информацию.

6.3.1.1 Двойное слово 1

Номер бита	Обозначение	Описание
31	RT_BUSID	Значение бита отражает номер ОУ который принял данные: Значение 0 - ОУ1. Значение 1 - ОУ2.
30-27	RT_FORMAT	Значение битов обозначает формат сообщения согласно ГОСТ 52070-2003 (4.5 Форматы сообщений). Биты могут принимать значение от 1h до Ah.
26	RCV_ERR	Значение бита 1 указывает на наличие ошибки принятого сообщения (тип ошибки определяют биты 15...0). Значение 0 - сообщение принято без ошибок.
25	TR_STAT_ERR	Значение бита 1 означает, что установлен бит ошибки в статусном слове передающего ОУ (ОУ-ОУ).
24	RCV_STAT_ERR	Значение бита 1 означает, что установлен бит ошибки в статусном слове принимающего ОУ (ОУ-ОУ).
23	DW_NE	Значение бита 1 означает, что число СД КС1 \neq числу СД КС2 (ОУ-ОУ).
22		Резерв - 0
21	BC_COM	Значение бита 1 означает, что принята КС с групповым адресом.
20		Резерв - 0
19	RCV_SADR_VLD	Значение бита 1 означает, что подадрес приёма валиден.
18	TR_SADR_VLD	Значение бита 1 означает, что подадрес передачи валиден.
17	RT_HI_OVF	Значение бита 1 означает, что произошло переполнение старшего слова таймера.
16	RT_LOW_OVF	Значение бита 1 означает, что произошло переполнение младшего слова таймера.
15	MSG_INT	Значение бита 1 означает, что при приёме сообщения было выработано прерывание. Бит является объединёнными по логическому "ИЛИ" битами INT_TEN, INT_REN, INT_ERR, INT_MC регистра MIL_n HW_STAT_REG2 .
14-11	RT_SRV_CT	Количество служебных слов данных. При работе в режиме ОУ в область DMA не записываются данные, передаваемые самим устройством. Значение соответствует числу 16 битных слов.
10-5	RT_DAT_CT	Количество принятых слов данных ("100000" - 32; "000000" - 0). При работе в режиме ОУ в область DMA не записываются данные, передаваемые самим устройством. Значение соответствует числу 16 битных слов.
4-0	RT_ADDR	Подадрес устройства при работе в режиме ОУ, биты 19...18 = "10", "01".

6.3.1.2 Двойное слово 2

Номер бита	Обозначение	Описание
31-16	RT_HTIMER	Значение старшего слова таймера ОУ на момент окончания выполнения команды.
15-0	RT_LTIMER	Значение младшего слова таймера ОУ на момент окончания выполнения команды.

6.3.1.3 Двойное слово 3

Номер бита	Обозначение	Описание
31-0	RTF_BUF0n	Значение битов 23 или 28 регистра MILn_RT_TR_REGm для каждого подадреса буфера данных0, где позиционный номер бита соответствует подадресу. Позволяет отслеживать готовность данных для передачи из каждого подадреса.

6.3.1.4 Двойное слово 4

Номер бита	Обозначение	Описание
31-0	RTF_BUF1n	Значение битов 22 регистра MILn_RT_TR_REGm для каждого подадреса буфера данных1, где позиционный номер бита соответствует подадресу. Позволяет отслеживать готовность данных для передачи из каждого подадреса.

6.3.1.5 Двойное слово 5...n

где n является значением бит 14...11 (RT_SRVC) двойного слова 1

Структура данных:

1. Все слова содержащие KC, OC, КУ с СД без СД передаваемых с KC согласно структуре, определяемой битами 30...27 (RT_FORMAT) (формат сообщения ГОСТ 52070-2003) двойного слова 1 при бите VERBOSE_REP регистра [MILn_CTRL_REG_PCI](#) установленном в 1.

2. Только принятые слова содержащие KC, OC, КУ с СД без СД передаваемых с KC согласно структуре, определяемой битами 30...27 (RT_FORMAT) (формат сообщения ГОСТ 52070-2003) двойного слова 1 при бите VERBOSE_REP регистра [MILn_CTRL_REG_PCI](#) установленном в 0.

Последним словом всегда является слово ошибки со следующей структурой данных:

Номер бита	Обозначение	Описание
15	BC_CW_ERR	Принято KC с групповым адресом и битом передача установленным в 1 (кроме КУ).
14	MC_DIS	Установлен запрет на выполнение принятой КУ.
13	ADDR_DIS	Адрес/подадрес запрещён.
12	MC_ND	КУ не определена.
11	MC_RSRV	КУ зарезервирована.
10	CWS_ADDR_EQ	Адрес OY1 = OY2 (команды OY-OY).
9	CWS LENG_EQ	Длина сообщения KC1 /= длине сообщения KC2.
8	CW_ERR	Ошибка КУ.
7	CW2_MD	KC2 содержит КУ.
6	RT_PARERR	Ошибка чётности Манчестер II.
5	RT_CONERR	Ошибка разрыва данных.
4	RT_GAPERR	Интервал между сообщениями t1 меньше 4 мкс.
3	RT_SEQERR	Ошибка последовательности.
2	RT_SYNCERR	Ошибка синхронизации.
1	RT_MANERR	Ошибка декодера Манчестера II.
0	RT_NORCV	Ошибка таймаута приёма.

Структура данных DMA для режима OY и формате сообщения 3 (OY принимает данные, VERBOSE_REP = 0)

Биты 31 -16	Биты 15 -0
Двойное слово 1	
Двойное слово 2	
Двойное слово 3	
Двойное слово 4	
KC2	KC1 с совпадением адреса OY
Слово ошибки	OC передатчика

Структура данных DMA для режима OY и формате сообщения 3 (OY передаёт данные, VERBOSE_REP = 0)

Биты 31 -16	Биты 15 -0
Двойное слово 1	
Двойное слово 2	
Двойное слово 3	
Двойное слово 4	
KC2 с совпадением адреса OY	KC1
Слово ошибки	OC приёмника

Структура данных DMA для режима ОУ и формате сообщения 3 (ОУ передаёт данные, VERBOSE_REP = 1)

Биты 31 -16	Биты 15 -0
Двойное слово 1	
Двойное слово 2	
Двойное слово 3	
Двойное слово 4	
КС2	КС1
ОС приёмника	ОС передатчика
XXXXXX	Слово ошибки

6.3.2 Принятые слова данных.

Данная область содержит слова данных принятые по шине.

6.3.2.1 Двойное слово 1...n

где n является значением бит 10...5 (RT_DAT_CT) двойного слова 1

Только принятые СД с КС, а так же СД принимаемые с КУ при бите VERBOSE_REP регистра

[CTRL_REG_PCI](#) установленном в 0.

Принимаемые и передаваемые СД с КС, а так же СД принимаемые или передаваемые с КУ при бите VERBOSE_REP регистра [CTRL_REG_PCI](#) установленном в 1.

Структура данных:

Номер бита	Обозначение	Описание
31-16	RT_DATH1	Старшее (нечётное - 1,3,5...) слово принятых данных.
15-0	RT_DATL1	Младшее (чётное - 0,2,4...) слово принятых данных.

Структура данных DMA из 5 слов данных для режимов ОУ и МШ

Биты 31 -16	Биты 15 -0
RT_DATH1	RT_DATL1
RT_DATH2	RT_DATL2
XXX	RT_DATL3

7 Перечень внесённых изменений.

Дата	Версия	Изменения
03.10.2012	Rev.1	Релиз документа.
31.10.2012	Rev.2	<ol style="list-style-type: none"> 1. Исправлена ошибка. В регистрах MIL0_RT_TR_REGN и MIL1_RT_TR_REGN биты RTF_BUF1 и RTF_BUF0 поменяны местами. Правильное расположение: RTF_BUF1 (бит 23), RTF_BUF0 (бит 22). 2. Добавлен Перечень вносимых изменений. 3. В Таблицу 1 добавлены регистры MIL0_RT_INT_REG, MIL1_RT_INT_REG, MIL0_FREE_TIMER, MIL1_FREE_TIMER. 4. В описании регистра INTERRUPT бит 7 переименован в INT_RT1_MC_ERR, бит 6 переименован в INT_RT1_SADDR, бит 5 переименован в INT_RT0_MC_ERR, бит 4 переименован в INT_RT0_SADDR. 5. В описании регистра INTERRUPT_MASK бит 7 переименован в INT_RT1_MC_ERR, бит 6 переименован в INT_RT1_SADDR, бит 5 переименован в INT_RT0_MC_ERR, бит 4 переименован в INT_RT0_SADDR. Регистр INTERRUPT_MASK доступен для записи. 6. В описании регистров MIL0_CTRL_REG_PCI, MIL1_CTRL_REG_PCI добавлен бит VERBOSE_REP (бит 24). Добавлено примечание для бита RST_MC03 (бит 31). 7. Добавлено описание регистров MIL0_RT_INT_REG, MIL1_RT_INT_REG. 8. Добавлено описание регистров MIL0_FREE_TIMER, MIL1_FREE_TIMER. 9. В описании регистров MIL0_HW_STAT_REG2, MIL1_HW_STAT_REG2 добавлены биты: INT_TEN (бит 23), INT_REN (бит 22), INT_ERR (21), INT_MC (бит 20). 10. В главе "Структура данных DMA для режима ОУ", "Служебная область DMA" в Двойное слово 1 добавлен бит MSG_INT (бит 15). 11. В глава "Структура данных DMA для режима ОУ", "Служебная область DMA" в описании Двойное слово 5...n добавлена информация о влиянии бита VERBOSE_REP регистра CTRL_REG_PCI на эту область памяти. 12. В глава "Структура данных DMA для режима ОУ", "Принятые слова данных" в описании Двойное слово 1...n добавлена информация о влиянии бита VERBOSE_REP регистра CTRL_REG_PCI на эту область памяти.
28.02.2013	Rev.3	<ol style="list-style-type: none"> 13. Изменена нумерация глав. Перечень изменений перемещён в главу 7, остальные главы принимают номер на единицу меньше 14. Введена нумерация для регистров устройства. 15. Добавлены гиперссылки. 16. Исправлено описание регистра MILn_CTRL_REG_PCI, бит 16 PP_EN. Следует читать как: " бите 31 регистра MILn_RT_TR_REGm (7.1.13) установленном в 1".
22.07.2015	Rev. 3.1	<ol style="list-style-type: none"> 17. В регистрах INTERRUPT и INTERRUPT_MASK исправлена ошибка в описании. Прерывание срабатывает не по заполнению 1/8 буфера, а 1/16.
17.11.2016	Rev. 3.2	<ol style="list-style-type: none"> 18. Уточнен рабочий температурный диапазон в главе 1.